

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/002808

International filing date: 22 February 2005 (22.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-066148
Filing date: 09 March 2004 (09.03.2004)

Date of receipt at the International Bureau: 21 April 2005 (21.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

PCT/JP2005/002808

日 本 国 特 許 庁
JAPAN PATENT OFFICE

28.02.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2004年 3月 9日

出 願 番 号
Application Number: 特願2004-066148

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

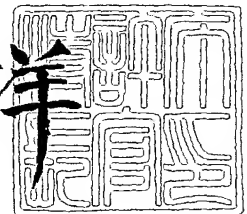
J P 2004-066148

出 願 人
Applicant(s): 株式会社豊田自動織機
新潟精密株式会社

2005年 4月 8日

特許庁長官
Commissioner,
Japan Patent Office

小 川 洋



出証番号 出証特2005-303135

【書類名】 特許願
【整理番号】 2003TJ104
【提出日】 平成16年 3月 9日
【あて先】 特許庁長官殿
【国際特許分類】 H04H 5/00
H04N 5/60

【発明者】
【住所又は居所】 愛知県刈谷市豊田町 2 丁目 1 番地 株式会社豊田自動織機内
【氏名】 加藤 昌明

【発明者】
【住所又は居所】 新潟県上越市西城町 2 丁目 5 番 1 3 号 新潟精密株式会社内
【氏名】 宮城 弘

【特許出願人】
【識別番号】 000003218
【氏名又は名称】 株式会社豊田自動織機

【特許出願人】
【識別番号】 591220850
【氏名又は名称】 新潟精密株式会社

【代理人】
【識別番号】 100074099
【弁理士】
【氏名又は名称】 大菅 義之
【電話番号】 03-3238-0031

【手数料の表示】
【予納台帳番号】 012542
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9005945
【包括委任状番号】 0118621

【書類名】 特許請求の範囲**【請求項 1】**

ベースバンド信号と所定の電圧の一方を選択して出力する第1の半導体スイッチと、
前記第1の半導体スイッチから出力される信号を検波する検波回路と、
前記検波回路の出力信号を平滑する平滑回路と、
前記平滑回路の出力信号を差動増幅する第1の差動増幅回路と、
基準電圧を発生するバンドギャップ基準電圧発生回路と、
前記バンドギャップ基準電圧発生回路から出力される基準電圧と前記所定の電圧の一方
を選択して出力する第2の半導体スイッチと、
前記第2の半導体スイッチから出力される信号を差動増幅する第2の差動増幅回路と、
前記第1及び第2の半導体スイッチにより所定の電圧が選択されたとき、前記第1の差
動増幅回路と前記第2の差動増幅回路の出力をオフセットキャンセル電圧として保持し、
該オフセットキャンセル電圧に基づいて前記第1及び第2の差動増幅回路から出力される
信号に含まれるオフセット電圧を除去するオフセット除去回路とを備えるパイロット信号
検出回路。

【請求項 2】

ベースバンド信号と所定の電圧の一方を選択して出力する第1の半導体スイッチと、
前記第1の半導体スイッチから出力される信号を検波する検波回路と、
前記検波回路の出力信号を平滑する平滑回路と、
前記平滑回路の出力信号を差動増幅する第1の差動増幅回路と、
基準電圧を発生するバンドギャップ基準電圧発生回路と、
前記バンドギャップ基準電圧発生回路から出力される基準電圧と前記所定の電圧の一方
を選択して出力する第2の半導体スイッチと、
前記第2の半導体スイッチから出力される信号を差動増幅する第2の差動増幅回路と、
前記第1の差動増幅回路の出力電流と前記第2の差動増幅回路の出力電流を電圧に変換
する電流・電圧変換回路と、
前記第1及び第2の半導体スイッチにより所定の電圧が選択されたとき、前記電流・電
圧変換回路の出力電圧をオフセットキャンセル電圧として保持し、保持したオフセットキ
ャンセル電圧を前記電流・電圧変換回路の入力側に帰還してオフセット電圧を除去するオ
フセット除去回路とを備えるパイロット信号検出回路。

【請求項 3】

前記平滑回路は、コンデンサと、前記第1の半導体スイッチがベースバンド信号を選択
しているときオン状態となり、前記平滑回路の出力電圧を前記コンデンサに充電し、前記
第1の半導体スイッチが所定の電圧を選択しているときオフ状態となり、前記コンデンサ
の電圧を保持する第3の半導体スイッチを有する請求項1または2記載のパイロット信号
検出回路。

【請求項 4】

前記バンドギャップ基準電圧発生回路は、MOS集積回路基板上に形成されるバイポー
ラトランジスタを用いて基準電圧を発生する請求項1、2または3記載のパイロット信号
検出回路。

【請求項 5】

前記オフセット除去回路は、前記第1の半導体スイッチが前記所定の電圧を選択してい
るときオン状態となり、それ以外るときオフ状態となる第4の半導体スイッチと、前記第
4の半導体スイッチがオン状態のとき、前記第1の差動増幅回路及び第2の差動増幅回路
の出力電圧または前記電流・電圧変換回路の出力電圧をオフセットキャンセル電圧として
保持するコンデンサと、前記コンデンサに保持されているオフセットキャンセル電圧を、
前記第1及び第2の差動増幅回路の出力または前記電流・電圧変換回路の入力にフィード
バックしてオフセット電圧を除去する第3の差動増幅回路とを有する請求項1乃至4のい
ずれか1項に記載のパイロット信号検出回路。

【請求項 6】

前記検波回路は、ステレオ複合信号のパイロット信号の位相検波を行う位相検波回路である請求項 1 乃至 5 のいずれか 1 項に記載のパイロット信号検出回路。

【請求項 7】

ベースバンド信号を検波する検波回路と、
前記検波回路の出力信号を平滑する平滑回路と、
前記平滑回路の出力信号を差動増幅する第 1 の差動増幅回路と、
基準電圧を発生するバンドギャップ基準電圧発生回路と、
前記基準電圧を差動増幅する第 2 の差動増幅回路と、
前記第 1 及び第 2 の差動増幅回路の出力の和の信号を、パイロット信号レベルが基準電圧以上か否かを示す信号として出力する出力回路とで構成されるパイロット信号検出回路を、MOS プロセスにより半導体集積回路基板上に形成した半導体集積回路。

【請求項 8】

ベースバンド信号と所定の電圧の一方を選択して出力する第 1 の半導体スイッチと、
前記第 1 の半導体スイッチから出力される信号を検波する検波回路と、
前記位相回路の出力信号を平滑する平滑回路と、
前記平滑回路の出力信号を差動増幅する第 1 の差動増幅回路と、
基準電圧を発生する基準電圧発生回路と、
前記基準電圧発生回路から出力される基準電圧と前記所定の電圧の一方を選択して出力する第 2 の半導体スイッチと、
前記第 2 の半導体スイッチから出力される信号を差動増幅する第 2 の差動増幅回路と、
前記第 1 及び第 2 の半導体スイッチにより所定の電圧が選択されたとき、前記第 1 の差動増幅回路と前記第 2 の差動増幅回路の出力をオフセットキャンセル電圧として保持し、該オフセットキャンセル電圧に基づいて前記第 1 及び第 2 の差動増幅回路から出力される信号に含まれるオフセット電圧を除去するオフセット除去回路とで構成されるパイロット信号検出回路を、MOS プロセスにより半導体集積回路基板上に形成した半導体集積回路。

【請求項 9】

前記平滑回路は、コンデンサと、前記第 1 の半導体スイッチがベースバンド信号を選択しているときオン状態となり、前記平滑回路の出力電圧を前記コンデンサに充電し、前記第 1 の半導体スイッチが所定の電圧を選択しているときオフ状態となり、前記コンデンサの電圧を保持する第 3 の半導体スイッチを有する請求項 8 記載の半導体集積回路。

【書類名】 明細書

【発明の名称】 パイロット信号検出回路及びその回路を搭載した半導体集積回路

【技術分野】

【0001】

本発明は、FM受信機のパイロット信号検出回路及びその回路を搭載した半導体集積回路に関する。

【背景技術】

【0002】

FM受信機においては、ステレオ復号信号に含まれるパイロット信号のレベルを検出し、その検出結果に基づいてステレオ受信とモノラル受信の切り換え等を行っている。パイロット信号検出回路は、例えば、位相検波回路、平滑回路、比較回路等で構成されており、平滑したパイロット信号レベルが基準値以上か否かを比較回路により比較している。

【0003】

パイロット信号を基準電圧と比較する場合、検出回路の内部で発生するオフセット電圧の影響を除去するためにオフセットキャンセル回路が設けられる。

特許文献1には、パイロット検出回路の平滑回路のコンデンサの容量を小さくするために、コンデンサを間欠的に充放電することが記載されている。

【0004】

また、特許文献2には、電源電圧の変化の影響を受けないCMOSバンドギャップ基準電圧発生回路について記載されている。

【特許文献1】 特開2003-152666号公報（図2，図3）

【特許文献2】 特開2000-222054号公報（段落0015）

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、パイロット信号検出回路の比較回路の基準電圧は、電源電圧の変動、温度変動等により変化するので、パイロット信号レベルを正確に検出することが難しかった。また、MOSトランジスタによりパイロット信号検出回路を構成した場合、MOSトランジスタの特性のミスマッチが比較的大きいために、回路内部で発生するオフセット電圧が大きくなるという問題点があった。そのため、パイロット信号検出回路のオフセットの調整作業が必要な場合もあった。

【0006】

本発明の課題は、パイロット信号検出回路の検出精度を高めることである。

【課題を解決するための手段】

【0007】

本発明のパイロット信号検出回路は、ベースバンド信号と所定の電圧の一方を選択して出力する第1の半導体スイッチと、前記第1の半導体スイッチから出力される信号を検波する検波回路と、前記検波回路の出力信号を平滑する平滑回路と、前記平滑回路の出力信号を差動増幅する第1の差動増幅回路と、基準電圧を発生するバンドギャップ基準電圧発生回路と、前記バンドギャップ基準電圧発生回路から出力される基準電圧と前記所定の電圧の一方を選択して出力する第2の半導体スイッチと、前記第2の半導体スイッチから出力される信号を差動増幅する第2の差動増幅回路と、前記第1及び第2の半導体スイッチにより所定の電圧が選択されたとき、前記第1の差動増幅回路と前記第2の差動増幅回路の出力をオフセットキャンセル電圧として保持し、該オフセットキャンセル電圧に基づいて前記第1及び第2の差動増幅回路から出力される信号に含まれるオフセット電圧を除去するオフセット除去回路とを備える。

【0008】

第1の半導体スイッチは、例えば、図1の半導体スイッチ11及び13に対応し、第1の差動増幅回路は、図1の差動増幅回路16に対応する。また、第2の半導体スイッチは

、図1の半導体スイッチ18及び20に対応し、第2の差動増幅回路は、図1の差動増幅回路19に対応する。

【0009】

この発明によれば、ベースバンド信号と、基準電圧をそれぞれ別の差動増幅回路（第1及び第2の差動増幅回路）に入力することにより、パイロット信号レベルと基準電圧レベルを独立に設定することができる。

また、検波回路と平滑回路の前段に半導体スイッチを設け、ベースバンド信号と所定の電圧を切り換えて第1の差動増幅回路に供給し、所定の電圧を供給したときの第1及び第2の差動増幅回路の出力電圧をオフセットキャンセル電圧として保持し、そのオフセットキャンセル電圧に基づいてオフセット電圧をキャンセルすることで、検波回路と平滑回路を含むパイロット信号検出回路全体のオフセット電圧を除去することができる。これにより、パイロット信号検出回路の検出精度を高めることができる。

【0010】

さらに、バンドギャップ基準電圧発生回路に、例えば、MOS集積回路基板上に形成したバイポーラトランジスタを使用することにより、温度特性の優れた基準電圧を生成できる。これにより、パイロット信号レベルをより正確に検出できる。

本発明の他のパイロット信号検出回路は、ベースバンド信号と所定の電圧の一方を選択して出力する第1の半導体スイッチと、前記第1の半導体スイッチから出力される信号を検波する検波回路と、前記検波回路の出力信号を平滑する平滑回路と、前記平滑回路の出力信号を差動増幅する第1の差動増幅回路と、基準電圧を発生するバンドギャップ基準電圧発生回路と、前記バンドギャップ基準電圧発生回路から出力される基準電圧と前記所定の電圧の一方を選択して出力する第2の半導体スイッチと、前記第2の半導体スイッチから出力される信号を差動増幅する第2の差動増幅回路と、前記第1の差動増幅回路の出力電流と前記第2の差動増幅回路の出力電流を電圧に変換する電流・電圧変換回路と、前記第1及び第2の半導体スイッチにより所定の電圧が選択されたとき、前記電流・電圧変換回路の出力電圧をオフセットキャンセル電圧として保持し、保持したオフセットキャンセル電圧を前記電流・電圧変換回路の入力側に帰還してオフセット電圧を除去するオフセット除去回路とを備える。

【0011】

この発明によれば、ベースバンド信号と、基準電圧をそれぞれ別の差動増幅回路（第1及び第2の差動増幅回路）に入力することにより、パイロット信号レベルと基準電圧レベルを独立に設定することができる。

さらに、検波回路と平滑回路の前段に第1の半導体スイッチを設け、ベースバンド信号と所定の電圧を切り換えて検波回路に供給し、所定の電圧を供給したときの電流・電圧変換回路の出力電圧を検出することで、検波回路と平滑回路を含むパイロット信号検出回路全体のオフセット電圧を検出することができる。そして、検出した電圧をオフセットキャンセル電圧として電流・電圧変換回路の入力に帰還することで、検波回路及び平滑回路を含むパイロット信号検出回路全体のオフセット電圧を除去することができる。これにより、検波回路と平滑回路にオフセット除去回路を設ける必要がなくなり、パイロット信号検出回路の構成が簡素になる。

【0012】

また、バンドギャップ電圧を基準電圧として使用することで、パイロット信号レベルの検出精度が高くなる。

本発明の他の態様は、上記の発明において、前記平滑回路は、コンデンサと、前記第1の半導体スイッチがベースバンド信号を選択しているときオン状態となり、前記平滑回路の出力電圧を前記コンデンサに充電し、前記第1の半導体スイッチが所定の電圧を選択しているときオフ状態となり、前記コンデンサの電圧を保持する第3の半導体スイッチを有する。

【0013】

このように構成することで、ベースバンド信号が検波回路に入力するときには、平滑回

路で平滑された電圧がコンデンサに充電される。また、所定の電圧が検波回路に供給されているときには、第3の半導体スイッチがオフしてコンデンサが、平滑回路から切り離される。これにより、ベースバンド信号と所定の電圧を交互に切り換えてオフセットキャンセルを行う場合に、コンデンサに保持されているパイロット信号電圧がオフセット電圧に影響するのを防止できる。

【0014】

本発明の他の態様は、上記の発明において、前記基準電圧発生回路は、MOS集積回路基板上に形成されるバイポーラトランジスタを用いて基準電圧を発生する。

このように構成することで、バイポーラトランジスタのバンドギャップ電圧を基準として使用して基準電圧の温度特性を改善できる。

【0015】

本発明の他の態様は、上記の発明において、前記オフセット除去回路は、前記第1及び第2の半導体スイッチが前記所定の電圧を選択しているときオン状態となり、それ以外のときオフ状態となる第4の半導体スイッチと、前記第4の半導体スイッチがオン状態のとき、前記第1及び第2の差動増幅回路の出力電圧または前記電流・電圧変換回路の出力電圧をオフセットキャンセル電圧として保持するコンデンサと、前記コンデンサに保持されているオフセットキャンセル電圧を、前記第1及び第2の差動増幅回路の出力または前記電流・電圧変換回路の入力にフィードバックしてオフセット電圧を除去する第3の差動増幅回路とを有する。

【0016】

第4の半導体スイッチは、例えば、図1の半導体スイッチ22に対応し、コンデンサは、図1のコンデンサC2、C3に対応する。

このように構成することで、パイロット信号検出回路の内部で発生するオフセット電圧を除去することができる。

【0017】

本発明の半導体集積回路は、ベースバンド信号を検波する検波回路と、前記検波回路の出力信号を平滑する平滑回路と、前記平滑回路の出力信号を差動増幅する第1の差動増幅回路と、基準電圧を発生するバンドギャップ基準電圧発生回路と、前記基準電圧を差動増幅する第2の差動増幅回路と、前記第1及び第2の差動増幅回路の出力の和の信号をパイロット信号レベルが基準電圧以上か否かを示す信号として出力する出力回路とで構成されるパイロット信号検出回路を、MOSプロセスにより半導体集積回路基板上に形成した。

【0018】

この発明によれば、ベースバンド信号と、基準電圧をそれぞれ別の差動増幅回路（第1及び第2の差動増幅回路）に入力することにより、パイロット信号レベルと基準電圧レベルを独立に設定することができる。

【発明の効果】**【0019】**

本発明によれば、ベースバンド信号と、基準電圧をそれぞれ別の差動増幅回路（第1及び第2の差動増幅回路）に入力することにより、パイロット信号レベルと基準電圧レベルを独立に設定することができる。また、ベースバンド信号と所定の電圧を半導体スイッチにより切り換えて検波回路に供給することで、検波回路、平滑回路及び差動増幅回路を含むパイロット信号検出回路全体のオフセット電圧を検出することができる。これにより、検波回路、平滑回路及び差動増幅回路を含むパイロット信号検出回路全体のオフセット電圧を除去することができる。これにより、パイロット信号検出回路の検出精度を高めることができる。

【発明を実施するための最良の形態】**【0020】**

以下、本発明の実施の形態を図面を参照しながら説明する。図1は、実施の形態のパイロット信号検出回路10のブロック図である。なお、実施の形態のパイロット信号検出回路10は、pチャネルMOSトランジスタとnチャネルMOSトランジスタを形成できる

CMOSプロセスにより製造されるFM、AMラジオ受信機用半導体集積回路基板上に搭載される。

【0021】

図1において、半導体スイッチ11は、2個の半導体スイッチが連動してオン、オフし、一方の半導体スイッチ11の入力端子には、ベースバンド信号（ステレオ複合信号など）が入力され、他方の半導体スイッチ11の入力端子には、所定の電圧 C_{om} が入力され、2個の出力端子は、位相検波回路12に接続している。半導体スイッチ11は、トランスファーマゲートなどで構成される。なお、所定の電圧 C_{om} とは、集積回路内部で作成される基準電圧、その基準電圧を分圧した任意の電圧、あるいは接地電圧である。

【0022】

半導体スイッチ13は、2個の半導体スイッチが連動してオン、オフし、2個の入力端子には、所定の電圧 C_{om} が入力し、2個の出力端子は位相検波回路12に接続している。

パイロット信号のサンプリング時には、図示しない制御信号生成部から、半導体スイッチ11をオンさせ、半導体スイッチ13をオフさせる制御信号が供給され、ベースバンド信号が位相検波回路12に供給される。また、オフセットキャンセル時には、半導体スイッチ11をオフさせ、半導体スイッチ13をオンさせる制御信号が供給され、所定の電圧 C_{om} が位相検波回路12に供給される。

【0023】

位相検波回路12は、ベースバンド信号をパイロット信号の位相に同期したタイミングで検波し、検波出力を平滑回路14に出力する。

平滑回路14は、位相検波回路12の出力信号を平滑して差動増幅回路16に出力する。平滑回路14の出力端子には、半導体スイッチ15とコンデンサC1が直列に接続されている。

【0024】

半導体スイッチ15は、半導体スイッチ11と同じ制御信号が与えられ、半導体スイッチ11がオンのときオンとなり、平滑回路14で平滑されたパイロット信号の電圧をコンデンサC1に充電する。そして、オフセット電圧を検出するときには、半導体スイッチ11をオフにして、コンデンサC1に保持されたパイロット信号電圧がオフセット電圧に影響しないようにする。

【0025】

差動増幅回路16は、平滑回路14で平滑されたパイロット信号電圧を増幅して電流・電圧変換回路21に出力する。差動増幅回路16の非反転入力側のオフセット電圧 V_{OFF} は、位相検波回路12、平滑回路14及び差動増幅回路16のMOSトランジスタの特性のミスマッチ等により生じる出力側のオフセット電圧を入力側に換算した電圧である。入力信号がゼロの状態、オフセット電圧 V_{OFF} 1を入力側に印加したときに差動増幅回路16から出力される電圧が、位相検波回路12、平滑回路14及び差動増幅回路16の内部で発生するオフセット電圧の総和と等しくなる。

【0026】

基準電圧発生回路（バンドギャップ基準電圧発生回路）17は、バイポーラトランジスタのバンドギャップ電圧を基準電圧として発生する回路であり、パイロット信号レベルの比較の基準となる基準電圧を出力する。

半導体スイッチ18は、2個の半導体スイッチが連動してオン、オフし、基準電圧発生回路17の出力を選択的に差動増幅回路19に出力する。半導体スイッチ18には、半導体スイッチ11と同じ制御信号が与えられており、半導体スイッチ11がオンのときオンし、オフのときオフする。

【0027】

半導体スイッチ20は、2個の半導体スイッチが連動してオン、オフし、所定の電圧 C_{om} を選択的に差動増幅回路19に出力する。半導体スイッチ20は、半導体スイッチ13と同じ制御信号が与えられており、半導体スイッチ13がオンのときオンし、オフのとき

きオフする。

【0028】

差動増幅回路19は、半導体スイッチ18及び20の選択に応じて、基準電圧または所定の電圧 V_{com} を増幅して電流・電圧変換回路21に出力する。差動増幅回路19の非反転入力側のオフセット電圧 V_{OFF2} は、差動増幅回路19のMOSトランジスタの特性のミスマッチにより生じる出力側のオフセット電圧を入力側に換算した電圧である。

【0029】

電流・電圧変換回路21は、差動増幅回路16と差動増幅回路19の差動出力電流を電圧に変換する回路である。この電流・電圧変換回路21の出力は、図示しないインバータ等からなる出力回路に出力される。

半導体スイッチ22は、2個の半導体スイッチが連動してオン、オフし、電流・電圧変換回路21の出力を選択的にコンデンサC2、C3及び差動増幅回路23に出力する。なお、半導体スイッチ22は、半導体スイッチ13と同じ制御信号が与えられている。コンデンサC2、C3の他端は、所定の電圧 V_{com} に接続されている。

【0030】

差動増幅回路23は、コンデンサC2、C3に保持されるオフセットキャンセル電圧を、電流・電圧変換回路21の入力側に帰還してパイロット信号検出回路10全体のオフセット電圧をキャンセルする。差動増幅回路23の非反転入力側のオフセット電圧 V_{OFF3} は、差動増幅回路23のMOSトランジスタの特性のミスマッチ等により生じる出力側のオフセット電圧を入力側に換算した電圧である。

【0031】

上記の半導体スイッチ22、コンデンサC2、C3及び差動増幅回路23は、オフセット除去回路を構成している。

半導体スイッチ13がオンして所定の電圧 V_{com} が位相検波回路12に供給されているときには、電流・電圧変換回路21から出力される電圧（パイロット検出回路全体のオフセット電圧）でコンデンサC2、C3が充電される。

【0032】

所定のサンプリング間隔毎に半導体スイッチ11がオンされ、パイロット信号が位相検波回路12に供給されると、そのときコンデンサC2、C3に保持されているオフセットキャンセル電圧が電流・電圧変換回路21の入力側に帰還されて回路全体のオフセット電圧がキャンセルされる。

【0033】

次に、以上のような構成のパイロット信号検出回路10の動作を説明する。最初に、パイロット信号のサンプリング時、すなわち、半導体スイッチ11、15及び18がオン、半導体スイッチ13、20、22がオフの場合について説明する。

この場合、ベースバンド信号が位相検波回路12において同期検波されパイロット信号が抽出される。そして、平滑回路14においてパイロット信号が直流電圧に平滑され、その直流電圧が差動増幅回路16で増幅される。このとき、半導体スイッチ15がオンし、サンプリングされたパイロット信号電圧によりコンデンサC1が充電される。

【0034】

半導体スイッチ18がオン、半導体スイッチ20がオフとなっているので、基準電圧発生回路17から出力される基準電圧が差動増幅回路19で増幅される。

差動増幅回路16と差動増幅回路19の出力電流は、電流・電圧変換回路21により電圧に変換されてパイロット信号の判定結果を示す信号として出力される。

【0035】

次に、オフセット電圧検出時、すなわち、半導体スイッチ13、20、22がオン、半導体スイッチ11、15、18がオフの場合について説明する。

この場合、所定の電圧 V_{com} が位相検波回路12の2つの入力に供給され、位相検波回路12、平滑回路14及び差動増幅回路16で発生するオフセット電圧が差動増幅回路16から出力される。

【0036】

このとき、半導体スイッチ15がオフし、コンデンサC1に充電されたパイロット信号電圧はそのまま保持される。

また、半導体スイッチ20がオン、半導体スイッチ18がオフとなるので、所定の電圧C_{om}が差動増幅回路19の2つの入力端子に入力し、差動増幅回路19で発生するオフセット電圧が出力される。

【0037】

この場合、差動増幅回路16と差動増幅回路19の差動入力電圧が同じ所定の電圧C_{om}であるので、電流・電圧変換回路21の出力電圧は、ベースバンド信号がゼロのときの回路全体のオフセット電圧となる。このとき、半導体スイッチ22がオンとなるので、コンデンサC2、C3の充電電圧は、位相検波回路12、平滑回路14、差動増幅回路16、差動増幅回路19、差動増幅回路23及び電流・電圧変換回路21で発生するオフセット電圧の総和の電圧となる。

【0038】

パイロット信号の次のサンプリングタイミングとなると、半導体スイッチ11、15、18がオン、半導体スイッチ13、20、22がオフとなり、上述したのと同様に、ベースバンド信号が位相検波回路12において同期検波されパイロット信号が抽出され、そのパイロット信号が平滑されて差動増幅回路16で増幅される。

【0039】

そして、コンデンサC2、C3に充電されたオフセットキャンセル電圧（回路全体のオフセット電圧）が、差動増幅回路23により電流・電圧変換回路21の入力側に負帰還され、パイロット信号検出回路10内部で発生するオフセット電圧がキャンセルされる。

実施の形態のパイロット信号検出回路10は、2個の差動増幅回路16及び19を用いて、それぞれ別の差動増幅回路16及び19の入力端子にパイロット信号電圧と基準電圧を入力しているのので、パイロット信号の接地電位に対する電圧レベルと、基準電圧の接地電位に対する電圧レベルを独立に設定することができる。これにより、MOS集積回路基板上に形成するバイポーラトランジスタのバンドギャップ電圧を基準電圧として用いることができる。これにより、パイロット信号レベルの検出精度が高くなる。

【0040】

MOS集積回路基板上に形成するバイポーラトランジスタのバンドギャップ電圧を基準電圧として使用する場合、バイポーラトランジスタのコレクタが基板の最低電位となるので、基準電圧発生回路17の基準電位が基板の最低電位となる。そのため、基準電圧のレベルが制限される。本実施の形態では、2個の差動増幅回路16及び19を用いることで、基準電圧のレベルをパイロット信号電圧の電圧レベルと独立に設定することが可能となる。これにより、MOS集積回路基板上のバイポーラトランジスタのバンドギャップ電圧を基準電圧として用いることができる。

【0041】

また、ベースバンド信号と所定の電圧C_{om}を半導体スイッチ11により切り換えて位相検波回路12に供給することで、位相検波回路12、平滑回路14及び差動増幅回路16、19、23等を含むパイロット信号検出回路全体のオフセット電圧を検出することができる。これにより、位相検波回路12及び平滑回路14を含むパイロット信号検出回路全体のオフセット電圧を除去することができるので、パイロット信号の検出精度を高めることができる。また、パイロット信号検出回路のオフセット除去回路の調整作業が不要となる。さらに、位相検波回路12及び平滑回路14にオフセット除去回路を設ける必要がなくなるので、パイロット信号検出回路10全体で見たときの回路構成を簡素にできる。

【0042】

次に、図2は、パイロット検出回路10の具体的回路の一例を示す図である。差動増幅回路16は、一端が電源VDDに接続された定電流源31と、ソースが定電流源31の出力側に接続され、差動接続されたpチャネルMOSトランジスタ32及び33とからなる。

pチャネルMOSトランジスタ32及び33のゲートには、平滑回路14で平滑されたパイロット信号または所定の電圧C_{om}が入力する。

【0043】

pチャネルMOSトランジスタ33のドレインは、電流・電圧変換回路21の接続点Aに接続され、pチャネルMOSトランジスタ32のドレインは、電流・電圧変換回路21の接続点Bに接続されている。定電流源31は、例えば、カレントミラー回路等で構成される。

【0044】

差動増幅回路19は、一端が電源VDDに接続された定電流源34と、ソースが定電流源34の出力側に接続され、差動接続されたpチャネルMOSトランジスタ35及び36とからなる。pチャネルMOSトランジスタ35及び36のゲートには、基準電圧発生回路17から出力される基準電圧または所定の電圧C_{om}が入力する。

【0045】

pチャネルMOSトランジスタ35のドレインは、電流・電圧変換回路21の接続点Aに接続され、pチャネルMOSトランジスタ36のドレインは、電流・電圧変換回路21の接続点Bに接続されている。

電流・電圧変換回路21は、カレントミラー回路を構成するpチャネルMOSトランジスタ37及び38と、pチャネルMOSトランジスタ37に縦続接続されたnチャネルMOSトランジスタ39、40と、pチャネルMOSトランジスタ38に縦続接続されたnチャネルMOSトランジスタ41、42とからなる。

【0046】

nチャネルMOSトランジスタ39と40の接続点Aと、nチャネルMOSトランジスタ41と42の接続点Bに、差動増幅回路16及び19の出力電流が入力する。

nチャネルMOSトランジスタ39、41のゲートには共通のゲート電圧V_aが与えられ、nチャネルMOSトランジスタ40、42のゲートには共通のゲート電圧V_bが与えられ、MOSトランジスタ40、42のソースは接地されている。

【0047】

差動増幅回路23は、一端が電源VDDに接続された定電流源43と、定電流源43の出力側にソースが接続され、差動接続されたpチャネルMOSトランジスタ44及び45からなる。

pチャネルMOSトランジスタ44のゲートは、コンデンサC2と、トランスファークゲート46（半導体スイッチ22）を介してpチャネルMOSトランジスタ38のドレインに接続されている。pチャネルMOSトランジスタ45のゲートは、コンデンサC3とトランスファークゲート46を介してpチャネルMOSトランジスタ37のドレインに接続されている。トランスファークゲート46は、pチャネルMOSトランジスタとnチャネルMOSトランジスタが並列に接続されて構成されている。

【0048】

次に、以上のような構成の回路の動作を説明する。平滑回路14から出力されるパイロット信号電圧と基準電圧が等しい場合を基準に考えると、パイロット信号電圧が基準電圧より小さくなると、パイロット信号とその逆相の信号が入力する差動増幅回路16の、例えば、MOSトランジスタ33の出力電流が増加し、電流・電圧変換回路21の左側（図3の正面から見て）のMOSトランジスタ39と40の接続点Aに流入する電流が増加する。

【0049】

トランジスタ33から接続点Aに流入する電流が増加するが、トランジスタ40に流れる電流は変化しないので、結果として、トランジスタ39に流れる電流が減少し、トランジスタ37のドレイン電流も減少する。トランジスタ37のドレイン電流が減少すると、トランジスタ38のドレイン電流も減少し、トランジスタ37とトランジスタ39のドレイン部の電位V_d（接地を基準とした電圧）が増加する。

【0050】

一方、トランジスタ 33 の出力電流が増加した分、トランジスタ 32 の出力電流が減少する。トランジスタ 32 から接続点 B に流入する電流が減少するが、トランジスタ 42 に流れる電流は変化しないので、結果として、トランジスタ 41 に流れる電流が増加し、トランジスタ 38 のドレイン電流も増加する。トランジスタ 38 のドレイン電流が増加すると、トランジスタ 38 とトランジスタ 41 のドレイン部の電位 V_c が減少する。

【0051】

その結果、電流・電圧変換回路 21 の出力電圧、すなわち MOS トランジスタ 37 のドレイン部の電位 V_d と MOS トランジスタ 38 のドレイン部の電位 V_c の差電圧は大きくなる。

これに対して、パイロット信号電圧が基準電圧より大きくなると、差動増幅回路 16 の MOS トランジスタ 33 の出力電流が減少し、電流・電圧変換回路 21 の左側の MOS トランジスタ 39 と 40 の接続点 A に流入する電流が減少する。

【0052】

接続点 A に流入する電流が減少した結果、MOS トランジスタ 37 のドレイン電流が増加し、同時にカレントミラー回路の右側の MOS トランジスタ 38 の電流も増加する。

一方、トランジスタ 33 の出力電流が減少した分、トランジスタ 32 の出力電流が増加し、その結果、接続点 B に流入する電流は増加する。接続点 B に流入する電流が増加した結果、トランジスタ 41 のドレイン電流は減少する。

【0053】

その結果、電流・電圧変換回路 21 の出力電圧、すなわち MOS トランジスタ 37 のドレイン部の電位 V_d と MOS トランジスタ 38 のドレイン部の電位 V_c の差電圧は小さくなる。この電流・電圧変換回路 21 の出力電圧の変化は、例えば、インバータ等の出力回路によりハイレベルとローレベルの信号に変換することができる。

【0054】

すなわち、パイロット信号電圧が基準電圧より小さいときには、電流・電圧変換回路 21 の出力電圧は、パイロット信号電圧と基準電圧が等しいときの電圧より大きくなり、パイロット信号電圧が基準電圧より大きいときは、電流・電圧変換回路 21 の出力電圧は小さくなる。従って、電流・電圧変換回路 21 の出力電圧により、パイロット信号が基準電圧以上か否かを判定することができる。

【0055】

次に、図 3 は、バンドギャップ基準電圧発生回路 17 の一例を示す図である。

図 3 において、p チャネル MOS トランジスタ 51 と、n チャネル MOS トランジスタ 52 と、バイポーラトランジスタ 53 が、電源 V_{DD} とグランド間に直列に接続されている。バイポーラトランジスタ 53 のベースとコレクタは接地（集積回路基板の最低電位）されている。

【0056】

同様に、p チャネル MOS トランジスタ 54 と、n チャネル MOS トランジスタ 55 と、抵抗 R_1 と、バイポーラトランジスタ 56 が、電源 V_{DD} と接地との間に直列に接続されている。バイポーラトランジスタ 56 のベースとコレクタは接地されている。

n チャネル MOS トランジスタ 52 のゲートは、ドレインと接続され、さらに n チャネル MOS トランジスタ 55 のゲートと接続されてカレントミラー回路を構成している。

【0057】

p チャネル MOS トランジスタ 57 と、抵抗 R_2 と、バイポーラトランジスタ 58 とが、電源 V_{DD} と接地との間に接続されている。バイポーラトランジスタ 58 のベースとコレクタは接地されている。

さらに、抵抗 R_2 及びバイポーラトランジスタ 58 と並列に抵抗 R_3 と抵抗 R_4 と抵抗 R_5 が直列に接続され、抵抗 R_4 の両端の電圧が基準電圧として出力される。

【0058】

図 3 の回路において、MOS トランジスタ 51、54、MOS トランジスタ 52、55 と、バイポーラトランジスタ 53、56 と、抵抗 R_1 により、絶対温度に比例した電流を

生成する。その電流をカレントミラーによりMOSトランジスタ57に流している。すると、抵抗R2の両端の電位は絶対温度に比例する正の温度係数を持つ。

【0059】

一方、バイポーラトランジスタ58のベース・エミッタ間電圧 V_{be} は負の温度特性を持っているので、両電圧の和は温度に対して一定となる。

従って、抵抗R2の電位を抵抗R3, R4, R5により分圧することにより、温度に依存しない基準電圧を得ることができる。

【0060】

本発明は、上述した実施の形態に限らず、以下のように構成しても良い。

(1) 差動増幅回路は16, 19, 23は、実施の形態に示した回路に限らず、公知の他の差動増幅回路を用いてもよい。例えば、電圧出力型の差動増幅回路でもよい。

(2) 電圧出力型の差動増幅回路の場合には、電流・電圧変換回路を使用しない回路構成にしてもよい。

【図面の簡単な説明】

【0061】

【図1】実施の形態のパイロット信号検出回路のブロック図である。

【図2】パイロット検出回路の主要部の回路図である。

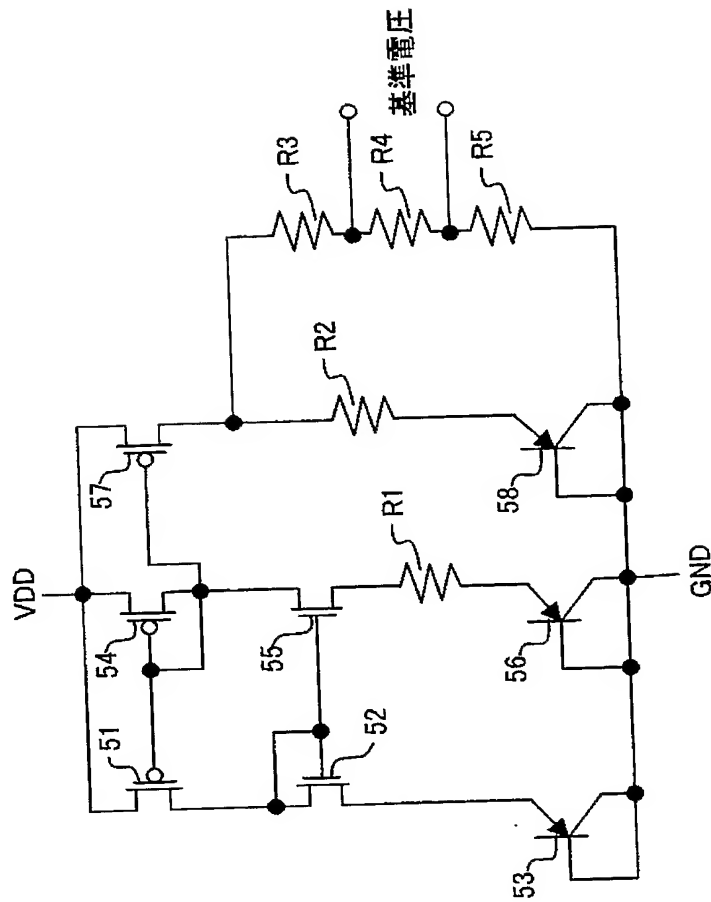
【図3】バンドギャップ基準電圧発生回路の回路図である。

【符号の説明】

【0062】

- | | |
|------------------------|-----------------|
| 11, 13, 15, 18, 20, 22 | 半導体スイッチ |
| 12 | 位相検波回路 |
| 14 | 平滑回路 |
| 16 | 差動増幅回路 |
| 17 | バンドギャップ基準電圧発生回路 |
| 19 | 差動増幅回路 |
| 21 | 電流・電圧変換回路 |
| 23 | 差動増幅回路 |

【図 3】



【書類名】 要約書

【要約】

【課題】 パイロット信号検出回路の検出精度を高めることである。

【解決手段】 パイロット検出信号電圧を差動増幅回路 16 に入力し、基準信号発生回路 17 で生成される基準電圧を差動増幅回路 19 に入力する。この差動増幅回路 16 及び 19 によりパイロット信号が基準電圧と比較される。差動増幅回路 16 及び 19 の出力電流は、電流・電圧変換回路 21 において電圧に変換される。また、電流・電圧変換回路 21 の入力側には、回路のオフセット電圧に応じた電圧が帰還され、パイロット信号検出回路のオフセット電圧がキャンセルされる。

【選択図】 図 1

特願 2 0 0 4 - 0 6 6 1 4 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 2 1 8]

1. 変更年月日

2 0 0 1 年 8 月 1 日

[変更理由]

名称変更

住 所

愛知県刈谷市豊田町 2 丁目 1 番地

氏 名

株式会社豊田自動織機

特願 2 0 0 4 - 0 6 6 1 4 8

出 願 人 履 歴 情 報

識別番号

[5 9 1 2 2 0 8 5 0]

1. 変更年月日

1 9 9 6 年 5 月 9 日

[変更理由]

住所変更

住 所

新潟県上越市西城町 2 丁目 5 番 1 3 号

氏 名

新潟精密株式会社